

Architektura komputerów

Wykład 3

Komputery z procesorem ARM

Wojciech Kordecki

Collegium Witelona
Wydział Nauk Technicznych i Ekonomicznych
Zakład Informatyki

Semestr letni 2023/24



Opis

Architektura ARM (Advanced RISC Machine, pierwotnie Acorn RISC Machine) – 32-bitowa oraz 64-bitowa (Apple A7, 2013 r.) architektura (model programowy) procesorów typu RISC.

Różne wersje rdzeni ARM są szeroko stosowane w systemach wbudowanych i systemach o niskim poborze mocy, ze względu na ich energooszczędną architekturę.



Opis c.d.

Procesory z architekturą ARM są jednymi z najczęściej stosowanych procesorów na świecie. Używa się ich między innymi w dyskach twardych, telefonach komórkowych, routerach, kalkulatorach, a nawet w zabawkach dziecięcych. Obecnie zajmują one ponad 75% rynku 32-bitowych CPU dla systemów wbudowanych. Najbardziej udanym projektem ARM był rdzeń ARM7TDMI szeroko stosowany w telefonach komórkowych. Moc obliczeniowa architektury ARM umożliwia instalacje na procesorze wykorzystującym tę technologię m.in. systemu operacyjnego, z zaimplementowanymi mechanizmami wielowątkowości, z możliwością wykorzystania zawartego w systemie stosu TCP/IP czy systemu plików (np. FAT32). Powstało wiele takich systemów: Windows CE, FreeBSD, NUTOS(Ethernut) i wiele dystrybucji Linuksa opatrzonym hasłem embedded (Embedded Debian, Embedded Ubuntu).



Historia

Projektowanie pierwszego procesora ARM rozpoczęło się w 1983 roku, jako projekt rozwojowy brytyjskiej firmy Acorn Computers Ltd. Grupa inżynierów kierowana przez Rogera Wilsona i Steve'a Furbera rozpoczęła projektowanie jądra będącego ulepszoną wersją procesora MOS 6502 firmy MOS Technology. Acorn produkował w tym czasie komputery w oparciu o mikroprocesor MOS 6502, więc celem projektu było opracowanie nowego potężniejszego mikroprocesora programowalnego w podobny sposób.



Firma ARM Ltd.

ARM Ltd. – przedsiębiorstwo projektujące mikroprocesory z siedzibą w Cambridge w Anglii.

Zostało założone w 1990 roku przez Hermanna Hausera. W przeciwieństwie do innych przedsiębiorstw mikropocesorowych (np. Intel) ARM Ltd. sprzedaje jedynie licencje na zaprojektowane architektury, nie produkując swoich własnych procesorów.



Procesory

Procesory ARM montowane są w prawie wszystkich współczesnych telefonach komórkowych, palmtopach i innych urządzeniach mobilnych takich producentów jak: Nokia, Sony Ericsson, Samsung, Apple, Nintendo oraz wielu innych.

W przeciwieństwie do takich korporacji jak AMD, Intel, Freescale czy Renesas ARM sprzedaje prawa do swych technologii jako prawa własności intelektualnej przedsiębiorstwom Intel, Freescale i Renesas.

Firma ARM produkuje też kompilator RealView przeznaczony dla swoich procesorów, uważany za najlepszy w klasie procesorów ARM, ponieważ produkuje bardzo zwięzły (pot. ciasny) kod wynikowy.



Architektura harwardzka czy von Neumanna? (1)

- Architektura harwardzka: rozdzielona pamięć programu i pamięć danych, oddzielne magistrale.
- Architektura von Neymanna: wspólna pamięć programu i danych.



Architektura harwardzka czy von Neumanna? (1)

- Architektura harwardzka: rozdzielona pamięć programu i pamięć danych, oddzielne magistrale.
- Architektura von Neymanna: wspólna pamięć programu i danych.

Zmodyfikowana pamięć harwardzka (architektura Princeton): pamięć programu i danych wspólna, ale dostęp do nich oddzielny – oddzielne magistrale.

Wersje:

- Almost-Harvard – Read-Instructions-from-Data-Memory
- Almost-von-Neumann architectures.

Modified Harvard Architecture: Clarifying Confusion



Architektura harwardzka czy von Neumanna? (2)

Zmodyfikowana architektura harwardzka – znana również jako architektura mieszana, łączy w sobie cechy architektury harwardzkiej i architektury von Neumanna.

Oddzielone zostały obszary pamięci na dane i rozkazy, lecz wykorzystują one wspólne magistrale danych i adresową.

Taka architektura umożliwia łatwe przesyłanie danych pomiędzy rozdzielonymi pamięciami.



Architektura harwardzka czy von Neumanna? (3)

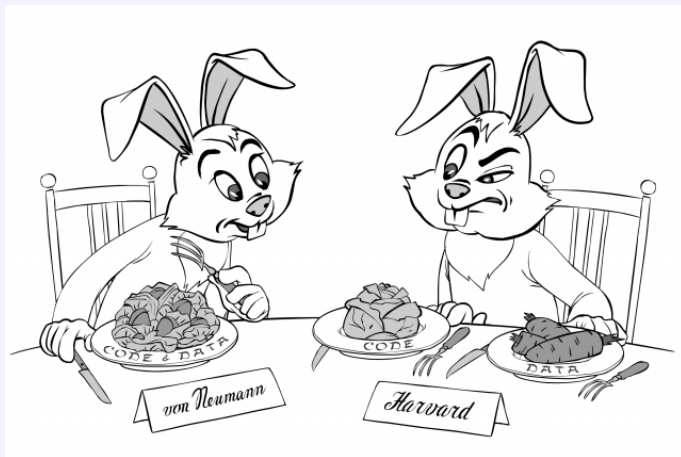
Przykładem wykorzystania zmodyfikowanej architektury harwardzkiej jest rodzina mikrokontrolerów [8051](#).

The 8051's instruction set is designed as a Harvard architecture with segregated memory (data and instructions); it can only execute code fetched from program memory, and has no instructions to write to program memory. However, the bus leaving the IC has a single address and data path, and strongly resembles a Von Neumann architecture bus.

Źródło: Wikipedia



Architektura harwardzka vs von Neumanna :)



Źródło: *Modified Harvard Architecture: Clarifying Confusion*



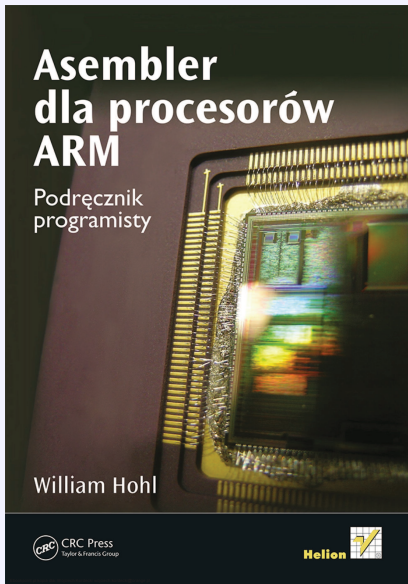
Asembler dla procesorów ARM

W. Hohl. *Asembler dla procesorów ARM*. Helion 2014.

<https://helion.pl/ksiazki/asembler-dla-procesorow-arm-podrecznik-programisty-william-asarpp.htm#format/e>



Okładka



Struktura instrukcji

Zgodnie z założeniami architektury RISC, rozkazy procesorów ARM są tak skonstruowane, aby wykonywały jedną określoną operację i były przetwarzane w jednym cyklu maszynowym.

Interesującą zmianą w stosunku do innych architektur jest użycie 4-bitowego kodu warunkowego na początku każdej instrukcji. Dzięki temu każda instrukcja może być wykonana warunkowo. Ogranicza to przestrzeń dostępną, na przykład, dla instrukcji przeniesień w pamięci, ale z drugiej strony nie ma potrzeby stosowania instrukcji rozgałęzień dla kodu zawierającego wiele prostych instrukcji warunkowych.



Przykład – funkcja w C

```
while (i != j)
{
    if (i > j)
        i -= j;
    else
        j -= i;
}
```



Przykład – funkcja w C po transformacji

```
do
{
    if      (i > j) // Jeśli i>j -- wykonujemy
        i -= j;
    else if (i < j) // Jeśli i<j -- wykonujemy
        j -= i;
    else
        ;          // Jeśli i==j -- nic nie robimy
}
while (i != j);   // Nic w pętli, opuszczamy gdy i==j
```



Realizacja w asemblerze

```
loop    CMP    Ri, Rj
        ; porównaj i z j, ustawiając flagi warunkowe:
        ; - "GT" dla (i > j)
        ; - "LT" dla (i < j)
        ; - "NE" dla (i != j)
        SUBGT  Ri, Ri, Rj
        ; jeśli "GT" (większa niż ang. greater than),
        ; wykonaj i := i - j;
        SUBLT  Rj, Rj, Ri
        ; jeśli "LT" (mniejsza niż ang. less than),
        ; wykonaj j := j - i;
        BNE    loop
        ; jeśli "NE" (nie równy ang. not equal),
        ; wykonaj skok do etykiety 'loop'
```

Nie ma tu rozgałęzień dla instrukcji if oraz else.



Dalsze cechy instrukcji ARM

Inną unikatową cechą zestawu instrukcji procesora ARM jest łączenie operacji przesunięcia i obrotu bitów w rejestrze z instrukcjami arytmetycznymi, logicznymi, czy też przesłania danych z rejestru do rejestru. Wyrażenie języka C

```
a += (j << 2);
```

może zostać przetłumaczone przez kompilator w pojedynczą instrukcję asemblera.

Przedstawione cechy powodują, że typowy program zawiera mniej linii kodu niż w przypadku innych procesorów RISC. W rezultacie jest mniejsza liczba operacji pobrania/zapisania argumentów instrukcji, więc potokowość jest bardziej efektywna. Pomimo że procesory ARM są taktowane zegarem o stosunkowo niskiej częstotliwości są konkurencyjne w stosunku do znacznie bardziej złożonych procesorów.



Ładowanie i zapisywanie

Ładowanie	Zapisywanie	Rozmiar i typ
LDR	STR	Słowo (32 bity)
LDRB	STRB	Bajt (8 bitów)
LDRH	STRH	Półsłowo (16 bitów)
LDRSB		Bajt ze znakiem
LDRSH		Półsłowo ze znakiem
LDM	STM	Wiele słów

Jeden format instrukcji:

LDR|STR{<warunek>}{B} <Rd>, <tryb_adresowania>



Ładowanie i zapisywanie – przykład

Instrukcja:

```
LDR r9, [r12, r8, LSL #2]
```

Znaczenie:

Rejestr bazowy r12, przesunięcie r8, przesunięte logicznie w lewo o 2 bity.

Działanie:

Jeśli r12 zawiera 0x4000, rejestr r8 zawiera 0x20, to wykonanie instrukcji da 0x4080.



Przenoszenie ciągu znaków

```
SRAM_BASE EQU 0x04000000 ; początek SRAM dla STR910FM32
AREA StrCopy, CODE
ENTRY ; oznaczenie pierwszej instrukcji
Main
ADR r1, srcstr ; wskaźnik na pierwszy ciąg znaków
LDR r0, =SRAM_BASE
; wskaźnik na drugi ciąg znaków

strcopy

LDRB r2, [r1], #1
; ładowanie bajtu, aktualizacja adresu
STRB r2, [r0], #1
; zapisanie bajtu, aktualizacja adresu
CMP r2, #0 ; sprawdzenie kończącego zera
BNE strcopy ; kontynuuj, jeśli nie zero

stop
srcstr
END
```



Architektura ARM – strony internetowe (jęz. angielski)

Historia:

[ARM architecture family](#)

Definicje:

[Arm processor](#)

ARM 32-bitowe – ostatnie 20 lat (Cortex-M3 – Cortex-M52):

[ARM Cortex-M](#)

ARM dziewiątej generacji:

[Everything you need to know now](#)



ARM i Windows

<https://www.spidersweb.pl/2018/03/windows-10-arm-czas-pracy.html>

<https://docs.microsoft.com/en-us/windows/arm/>

<https://www.centrumxp.pl/Publikacja/Snapdragon-8180---Windows-10-na-ARM-zacznie-miec-sens>



Cytat:

<http://www.spidersweb.pl/2014/06/superkomputer-arm.html>

Słowa o tym, że niebawem nastąpi zmierzch architektury x86 są przesadzone, jednak faktem jest, że w wielu zastosowaniach można znaleźć lepsze rozwiązania. Udowadniają to firmy takie jak Cirrascale, E4 oraz Eurotech, które chcą zbudować superkomputery wyposażone w procesory ARM i bardzo wydajne karty graficzne. Komputery te będą wyposażone w układy Applied Micro X-Genie współpracujące z kartami graficznymi Nvidia GeForce. Rozwiązanie to ma być użyte między innymi przez firmy: Cirrascale, E4 oraz Eurotech. Chcą one używać ich do obliczeń w branżach petrochemicznej, naukowej oraz przemysłowej. Wszystko dzięki technologii CUDA, która umożliwi deweloperom wykonywanie większości obliczeń za pomocą układów graficznych, dzięki czemu nie jest konieczne stosowanie procesorów x86.



x86 i ARM – podobieństwa i różnice

W. Stallings. *Organizacja i architektura systemu komputerowego*. PWN, wydanie XI, 2022.

Obszerne omówienie cech procesorów x86 i ARM.

Szczególnie zwrócono uwagę na różnice w obu architekturach, ich wadach i zaletach w różnych zastosowaniach.

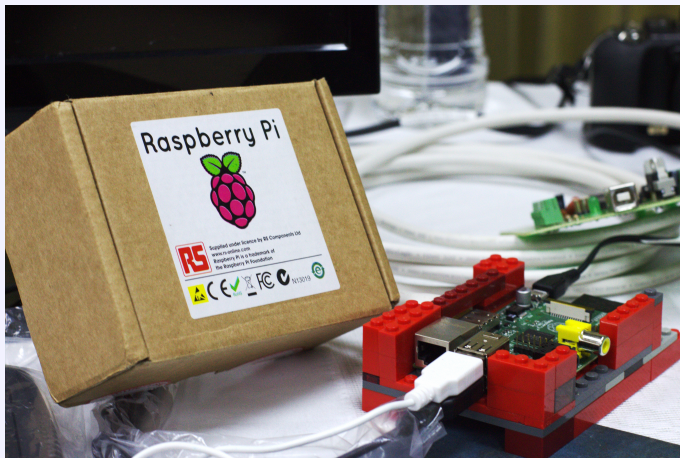
Sporo miejsca poświęcono wady i zalety programowania w asemblerze i w językach wysokiego poziomu.



Raspberry Pi – moduł



Raspberry Pi w oryginalnym opakowaniu



Raspberry Pi

<http://www.raspberrypi.org/>

Platforma komputerowa stworzona przez Raspberry Pi Foundation.

Premiera urządzenia miała miejsce 29 lutego 2012 roku.

Urządzenie oparte jest na układzie Broadcom BCM2835 SoC, który składa się z procesora ARM1176JZF-S 700 MHz, VideoCore IV GPU i 256 lub 512 megabajtów (MB) pamięci RAM.

Urządzenie nie ma dysku twardego, ale w celu załadowania systemu operacyjnego i przechowywania danych oferuje złącze dla kart SD. Raspberry Pi ma również złącze USB do podłączenia dowolnych urządzeń zewnętrznych.

Urządzenie działa pod kontrolą systemów operacyjnych opartych na Linuksie oraz RISC OS.



Specyfikacja

Fundacja przygotowała dwa modele urządzeń.

Model A z jednym portem USB i bez złącza sieci Ethernet (LAN) oraz Model B, który ma dwa porty USB oraz kartę 10/100 Ethernet. 14 lipca miała miejsce premiera modelu B+, który jest poprawioną wersją modelu B.



Raspberry Pi – książka

E. Upton, G. Halfacree. *Raspberry Pi. Przewodnik użytkownika*.
Helion, 2013.

[https://helion.pl/ksiazki/
raspberry-pi-przewodnik-uzytkownika-gareth-halfacree-eben-
rasppi.htm#format/e](https://helion.pl/ksiazki/raspberry-pi-przewodnik-uzytkownika-gareth-halfacree-eben-rasppi.htm#format/e)

Cytowane jako [UH Raspberry Pi].



Okładka



Raspberry Pi (1)

Sercem systemu Raspberry Pi jest procesor multimedialny Broadcom BCM2835 typu SoC (ang. System-on-Chip). Oznacza to, że zdecydowana większość komponentów (w tym jednostki przetwarzania centralna i graficzna oraz układy odpowiedzialne za dźwięk i komunikację) została umieszczona w jednym komponencie ukrytym pod 256-megabajtową kością pamięci w centralnej części płytki.

[UH Raspberry Pi]



Raspberry Pi (2)

Właśnie dzięki układowi BCM2835 w architekturze ARM system Raspberry Pi może działać zasilany prądem o napięciu 5 V i natężeniu 1 A dostarczanym za pośrednictwem wbudowanego portu micro-USB. Z tego samego powodu urządzenie nie zawiera żadnych radiatorów — niski pobór energii układu przekłada się także na niewielką emisję ciepła, nawet podczas wykonywania złożonych zadań obliczeniowych.

[UH Raspberry Pi]



Raspberry Pi (3)

Budowa systemu Raspberry Pi na bazie procesora ARM oznacza, że system ten nie jest zgodny z oprogramowaniem dla tradycyjnych komputerów. Zdecydowaną większość komputerów stacjonarnych i laptopów zbudowano na bazie architektury x86, czyli technologii stosowanej w procesorach takich firm jak AMD, Intel czy VIA, a to znaczy, że oprogramowania dla tych komputerów nie można uruchamiać w systemie Raspberry Pi z układem ARM.

[UH Raspberry Pi]



Raspberry Pi (4)

W układzie BCM2835 zastosowano generację procesorów ARM znaną jako ARM11, którą z kolei zaprojektowano na bazie architektury ISA oznaczonej jako ARMv6. Warto zapamiętać te informacje: ARMv6 jest lekką architekturą, która jednak oferuje spore możliwości; jej najważniejszym konkurentem jest architektura ARMv7 stosowana w rodzinie procesorów ARM Cortex. Podobnie jak oprogramowanie dla architektury x86, oprogramowanie tworzone dla architektury ARMv7 nie jest zgodne z układem BCM2835 systemu Raspberry Pi. Okazuje się jednak, że kod dla architektury ARMv7 można ręcznie przekonwertować na wersję zgodną z ARMv6.

[UH Raspberry Pi]



Raspberry Pi 3

SoC	Broadcom BCM2837
CPU	1,2 GHz quad-core ARM-8 Cortex-A53 (64-bit)
GPU	Broadcom VideoCore IV, OpenGL ES 2.0, 1080p30 h.264/MPEG-4 AVC high-profile decode
Pamięć (SDRAM)	1 GB LPDDR2 (900 MHz) (współdzielona z GPU)
Porty USB 2.0	4
Wyjścia wideo	Composite (PAL i NTSC), HDMI
Wyjścia dźwięku	3.5 mm jack, HDMI
Nośnik danych	MicroSD
Zasilanie	2.5 A
Źródło zasilania	5 V przy pomocy złącza MicroUSB, ewentualnie za pomocą złącza GPIO

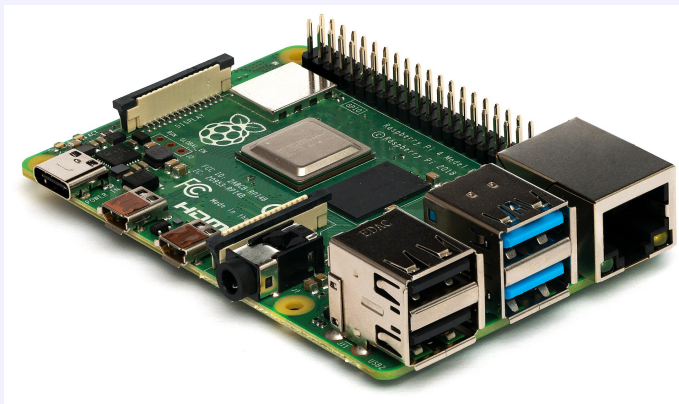


Raspberry Pi 4B

SoC:	Broadcom BCM2711
CPU	1,5 GHz quad-core ARM-8 Cortex-A72 (64-bit)
GPU	Broadcom VideoCore VI
Pamięć (SDRAM):	2 GB, 4 GB lub 8 GB (od 2020 roku) LPDDR4-2400
Porty USB 2.0	2x 2.0, 2x 3.0
Wyjścia wideo	Composite (PAL i NTSC), 2x micro HDMI
Wyjścia dźwięku	3.5 mm jack, 2x micro HDMI
Nośnik danych	MicroSD
Zasilanie	3 A
Źródło zasilania	5 V przy pomocy złącza USB typ C, ewentualnie za pomocą złącza GPIO, PoE przy pomocy dodatkowej nakładki



Raspberry Pi 4B – płytką



Raspberry Pi 5

What is the release date of the Raspberry Pi 5? In 2024 possibly? The simple answer is that there is none, but at least we have a clue.

The CEO of the Raspberry Pi Foundation, Mr. Eben Upton, has made it clear in no uncertain terms that the Raspberry Pi 5 isn't on the horizon in 2023. In a recent interview with a leading YouTube channel, Mr. Upton cleared the air on speculations and stated that the year 2023 is going to be a year of recovery. The chaos in the supply chain, caused by the pandemic, has badly hit the Raspberry Pi Foundation. This is apparent when you try to get your hands on a Pi 4; more often than not, there aren't any, even if you look up rpilocator.com.

According to him, they are not out of the woods yet, but he feels the situation is improving, and operations should stabilize completely in the second half of 2023.



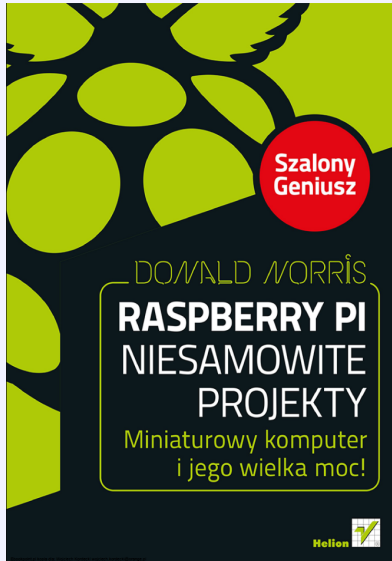
Raspberry Pi – niesamowite projekty

D. Morris. *Raspberry Pi. Niesamowite projekty*. Helion 2014.

[https://helion.pl/ksiazki/
raspberry-pi-niesamowite-projekty-szalony-geniusz-donald-n-
rpszge.htm#format/e](https://helion.pl/ksiazki/raspberry-pi-niesamowite-projekty-szalony-geniusz-donald-n-rpszge.htm#format/e)



Okładka



Co w książce?

- Migacz LED
- Odtwarzacz MP3
- Sterownik aparatu fotograficznego
- Lokalizator GPS
- Sejsmograf
- System automatyki domowej
- Domowy system bezpieczeństwa
- Czytnik NFC/RFID
- Stacja meteorologiczna
- Sterownik logiczny
- Samobieżny pojazd
- Wykrywacz promieniowania
- Zegar czasu rzeczywistego i serwer NTP



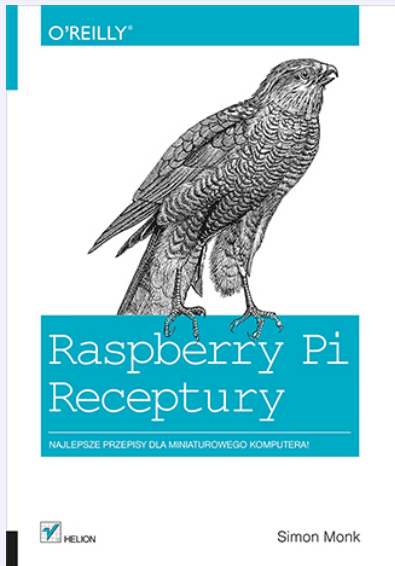
Raspberry Pi – receptury

S. Monk. *Raspberry Pi. Receptury*. Helion 2014.

[https://helion.pl/ksiazki/
raspberry-pi-receptury-simon-monk,raspre.htm#format/e](https://helion.pl/ksiazki/raspberry-pi-receptury-simon-monk,raspre.htm#format/e)



Okładka



Raspberry Pi – uczenie maszynowe

D. Norris. *Uczenie maszynowe na Raspberry Pi* (ebook). Helion 2020.

[https://helion.pl/ksiazki/
uczenie-maszynowe-na-raspberry-pi-donald-norris,e_
1vj1.htm#format/e](https://helion.pl/ksiazki/uczenie-maszynowe-na-raspberry-pi-donald-norris,e_1vj1.htm#format/e)



Okładka

